

# ВЫБОР ПОВОРАЧИВАЮЩИХ МНОЖИТЕЛЕЙ В АЛГОРИТМЕ МОНОБИТНОГО БЫСТРОГО ПРЕОБРАЗОВАНИЯ ФУРЬЕ

А.Н. Николаев

Приводятся результаты исследования алгоритма монобитного быстрого преобразования Фурье. Рассматриваются варианты реализации алгоритма на основе различных наборов поворачивающих множителей. Выбор поворачивающих множителей влияет на качество результата монобитного быстрого преобразования Фурье и на ресурсы ПЛИС, необходимые для реализации алгоритма. Количественная оценка такого влияния в открытой литературе не приводится. Предметом исследования является уровень нежелательных составляющих в спектре анализируемого сигнала. Приводятся результаты расчетов числа ресурсов ПЛИС, требуемых для реализации различных вариантов алгоритма монобитного быстрого преобразования Фурье. Расчеты проведены для 1024-точечного преобразования. Результаты исследований могут быть использованы при разработке и практической реализации устройств цифровой обработки сигналов на ПЛИС, использующих алгоритм монобитного быстрого преобразования Фурье.

*Ключевые слова:* монобитное БПФ, ПЛИС.

## Введение

Алгоритм монобитного быстрого преобразования Фурье (БПФ), предложенный и исследованный в [1–8], позволяет сократить число требуемых ресурсов при реализации на ПЛИС за счет исключения операций умножения. Поворачивающие множители в алгоритме монобитного БПФ могут принимать значения из наборов:

$$\{1, j, -1, -j\}$$

или

$$\{1+j, -1+j, -1-j, 1-j\}.$$

Автор [1, 3] отмечает, что объединение этих наборов значений поворачивающих множителей в один набор  $\{1, 1+j, j, -1+j, -1, -1-j, -j, 1-j\}$  позволит улучшить качество преобразования, выраженное в уменьшении уровня нежелательных (паразитных) составляющих в спектре анализируемого сигнала. Однако количественных показателей такого улучшения не приводится.

В настоящей статье приведена оценка влияния выбора набора поворачивающих множителей на уровень нежелательных составляющих в спектре анализируемого сигнала, а также результаты расчета ресурсов ПЛИС, необходимых для реализации различных вариантов алгоритма.

## 1. Постановка задачи

Суть алгоритма монобитного БПФ сводится к следующему. В дискретном БПФ

$$X(k) = \sum_{n=0}^{N-1} x(n) e^{\frac{-j2\pi kn}{N}}$$

поворачивающие множители  $W^{kn} = \exp(-j\pi kn/N)$  заменяются наборами:

$$W^{kn} = 1+j, \quad 0 \leq \theta < \pi/2;$$

$$W^{kn} = -1+j, \quad \pi/2 \leq \theta < \pi;$$

$$W^{kn} = -1-j, \quad \pi \leq \theta < 3\pi/2;$$

$$W^{kn} = 1-j, \quad 3\pi/2 \leq \theta < 2\pi$$

или:

$$W^{kn} = 1, \quad -\pi/4 \leq \theta < \pi/4;$$

$$W^{kn} = j, \quad 3\pi/2 \leq \theta < \pi/4;$$

$$W^{kn} = -1, \quad -3\pi/4 \leq \theta < 3\pi/4;$$

$$W^{kn} = -j, \quad -3\pi/4 < \theta \leq -\pi/4.$$

Графически это можно представить так как показано на рис. 1. Объединение этих наборов в один иллюстрирует рис. 2.

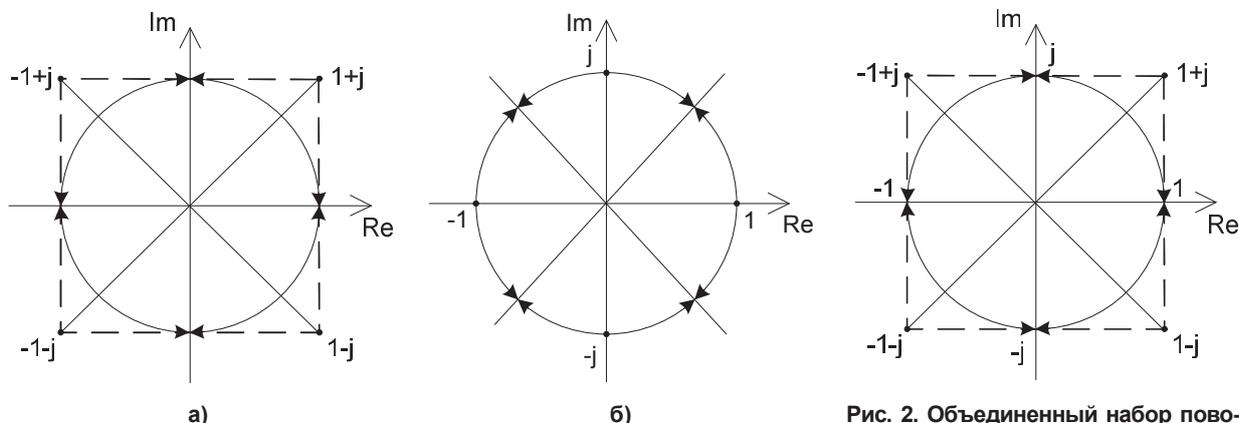


Рис. 1. Графическое представление поворачивающих множителей монобитного БПФ

Рис. 2. Объединенный набор поворачивающих множителей монобитного БПФ

Сигнал на входе исследуемого алгоритма представляется последовательностью знаков его отсчетов:

$$\text{sign}(x) = x / |x|,$$

где  $x = \cos(2\pi f_c n \Delta t)$  – отсчеты тестового гармонического сигнала.

В ходе исследований была поставлена задача оценки уровня нежелательных составляющих в спектре анализируемого сигнала для различных вариантов наборов поворачивающих множителей. Была разработана программа на языке VHDL для исследования требуемых для реализации алгоритма ресурсов ПЛИС.

## 2. Результаты моделирования и расчетов

Результаты оценки уровня нежелательных составляющих в спектре анализируемого сигнала, полученные с применением пакета Matlab, приведены в табл. 1.

Таблица 1

Результаты моделирования

Набор поворачивающих множителей	Уровень нежелательных составляющих, дБ, относительно полезной составляющей
{1, j, -1, -j}	-10,075
{1+j, -1+j, -1-j, 1-j}	-10,71
{1, 1+j, j, -1+j, -1, -1-j, -j, 1-j}	-16,33

Результаты расчета ресурсов ПЛИС, необходимых для реализации различных вариантов алгоритма (число точек преобразования – 1024), приведены в табл. 2.

Таблица 2

Результаты расчетов

Набор поворачивающих множителей	Число логических элементов ПЛИС
{1, j, -1, -j}	49 155
{1+j, -1+j, -1-j, 1-j}	61 955
{1, 1+j, j, -1+j, -1, -1-j, -j, 1-j}	82 504

### Заключение

Анализ полученных результатов позволяет сделать следующие выводы.

1. С точки зрения уровня нежелательных составляющих в спектре анализируемого сигнала, первые два варианта наборов поворачивающих множителей дают практически одинаковые результаты. Использование объединенного набора поворачивающих множителей улучшает соотношение полезной и нежелательных составляющих на 6 дБ.

2. При одинаковом уровне нежелательных составляющих набор  $\{1, j, -1, -j\}$  поворачивающих множителей требует наименьшего числа ресурсов при реализации на ПЛИС. Улучшение соотношения полезной и нежелательных составляющих в спектре анализируемого сигнала, которое можно достичь путем применения объединенного набора  $\{1, 1+j, j, -1+j, -1, -1-j, -j, 1-j\}$  поворачивающих множителей, требует увеличения числа ресурсов ПЛИС на 40 % по сравнению с первым вариантом.

#### **Литература**

1. Tsui, J.B.Y. *Digital Techniques for Wideband Receivers* / J.B.Y. Tsui – 2nd ed. – SciTech Publishing Inc, 2004. – 571 p.
2. Flynn, J.E. *GPS coarse acquisition using the monobit FFT algorithm in a broadband receiver* / J.E. Flynn. – Wright state university, 2008. – 97 p.
3. US Patent No. 7,440,989 B1, *Kernel function approximation and receiver* / J. Tsui, J.M. Emmert, S.L. Hary, D.M. Lin, N.A. Requignot, K.M. Graves. – 21 Oct., 2008.
4. US Patent No. 5,917,737, *Fourier transform mechanization using one bit Kernel function* / J. Tsui, J. Schamus. – 29 June 1999.
5. US Patent No. 5,963,164, *Monobit Kernel function electronic warfare receiver for characterizing two input signals* / J. Tsui, D.H. Kaneshiro, J. Schamus. – 5 Oct., 1999.
6. US Patent No. 6,448,921 B1, *Channelized monobit electronic warfare radio receiver* / J. Tsui, J.N. Hedge, V.D. Chakravathy, K.M. Graves. – 10 Sept., 2002.
7. US Statutory Invention Registration No. H2109 H, *Passive microwave direction finding with monobit Fourier transformation receiver and matrix coupled antenna* / J. Tsui, K.M. Graves. – 7 Sept., 2004.
8. US Patent No. 5,793,323, *Two signal monobit electronic warfare receiver* / J.B.Y. Tsui. – 11 Aug. 1998.

**Николаев Андрей Николаевич**, старший преподаватель кафедры инфокоммуникационных технологий, Южно-Уральский государственный университет (г. Челябинск); Andrew.N@rambler.ru.

---

**Bulletin of the South Ural State University**  
**Series "Computer Technologies, Automatic Control, Radio Electronics"**  
**2013, vol. 13, no. 3, pp. 137–140**

---

## **SELECTION OF A ROTATION FACTORS IN MONOBIT FAST FOURIER TRANSFORM**

**A.N. Nikolaev**, South Ural State University, Chelyabinsk, Russian Federation,  
Andrew.N@rambler.ru

The article presents the results of a study of the monobit fast Fourier transform algorithm. Variants of the algorithm on the basis of different sets of rotation factors. Choosing rotation factors affect the quality of the result monobit fast Fourier transform on FPGA resources needed to implement the algorithm. Quantitative assessment of this impact in the open literature are given. The subject of the study is the rate of unwanted components in the spectrum of the analyzed signal. The results of calculation of the number of the FPGA resources required for the implementation of different versions of the monobit fast Fourier transform algorithm. The calculations were made for the 1024-point conversion. The research results can be used in the development and practical implementation of digital signal processing on FPGA, using an monobit fast Fourier transforms algorithm.

*Keywords: monobit FFT, FPGA.*

---

**References**

1. Tsui J.B.Y. Digital Techniques for Wideband Receivers. 2nd ed. *SciTech Publishing Inc*, 2004. 571 p.
2. Flynn J.E. GPS Coarse Acquisition Using the Monobit FFT Algorithm in a Broadband Receiver. *Wright state university*, 2008. 97 p.
3. Tsui J., Emmert J.M., Hary S.L., Lin D.M., Requinot N.A., Graves K.M. US Patent No. 7,440,989 B1. Kernel Function Approximation and Receiver, 21 October, 2008.
4. Tsui J.B.Y., Schamus J. US Patent No. 5,917,737, Fourier Transform Mechanization Using One Bit Kernel Function, 29 June 1999.
5. Tsui J., Kaneshiro D.H., Schamus J. US Patent No. 5,963,164, Monobit Kernel Function Electronic Warfare Receiver for Characterizing Two Input Signals, 5 October, 1999.
6. Tsui J., Hedge J.N., Chakravathy V.D., Graves K.M. US Patent No. 6,448,921 B1, Channelized Monobit Electronic Warfare Radio Receiver, 10 September, 2002.
7. Tsui J.B.Y., Graves K. M. US Statutory Invention Registration No. H2109 H, Passive Microwave Direction Finding with Monobit Fourier Transformation Receiver and Matrix Coupled Antenna, 7 September, 2004.
8. Tsui, J.B.Y., US Patent No. 5,793,323, Two Signal Monobit Electronic Warfare Receiver, 11 August 1998.

*Поступила в редакцию 8 мая 2013 г.*