

О НОВОМ ПРИНЦИПЕ ИНТЕГРИРУЮЩЕГО АНАЛОГО-ЦИФРОВОГО ПРЕОБРАЗОВАНИЯ С БЕСТАКТОВЫМ ПОРАЗРЯДНЫМ УРАВНОВЕШИВАНИЕМ

*С.П. Лохов, Л.И. Цытович, М.М. Дудкин, О.Г. Брылина, Р.М. Рахматулин
г. Челябинск, Южно-Уральский государственный университет*

NEW PRINCIPLE OF INTEGRATING ANALOG-DIGITAL CONVERSION WITH TACTLESS BIT-BY-BIT BALANCING

*S P. Lokhov, L.I. Tsytovich, M.M. Dudkin, O.G. Brylina, R.M. Rakhmatulin
Chelyabinsk, South Ural State University*

Рассмотрен новый принцип построения замкнутого интегрирующего аналого-цифрового преобразователя (АЦП) с бестактовым поразрядным уравновешиванием со встроенным в замкнутый контур АЦП цифроаналоговым преобразователем (ЦАП). Приведены структурная схема и временные диаграммы. Дан анализ статических и динамических характеристик, а также представлены результаты экспериментальных исследований. Показано, что применение интегратора позволяет обеспечить высокую помехоустойчивость, надежность устройства, а бестактовое поразрядное управление – высокое быстродействие по сравнению с интегрирующими АЦП.

Ключевые слова: аналого-цифровой преобразователь, интегрирующий преобразователь, интегратор, релейный элемент, многозонный развертывающий преобразователь, цифроаналоговый преобразователь, бестактовое поразрядное уравновешивание.

In article the new principle of constructing the closed integrating analog-digital converter (ADC) of tactless bit-by-bit balance with integrated in a closed circuit ADC by the digital-analog converter (DAC) is considered. The structure and timing diagrams are provided. The analysis of static and dynamic characteristics is given as well as the results of experimental investigations. It is mentioned that the application of the integrator makes it possible to provide high noise stability, reliability of the device, also tactless bit-by-bit control allows to provide higher operating speed in comparison with integrating ADC.

Keywords: analog-digital converter, integrating converter, integrator, relay element, multizone scanning converter, digital-analog converter, tactless bit-by-bit balancing.

Неотъемлемой частью всех современных систем сбора и цифровой обработки данных являются аналого-цифровые (АЦП) и цифроаналоговые (ЦАП) преобразователи [1], от степени помехоустойчивости которых зачастую зависит достоверность результатов экспериментальных исследований. Это диктует необходимость применения в контрольно-измерительной и регистрирующей аппаратуре, работающей в условиях высокого уровня внешних помех, интегрирующих методов АЦП [2].

Классические АЦП с двухтактным интегрированием [2, 3] предназначены в основном для работы с низкочастотными процессами, так как для них характерна потеря информации об изменениях входного сигнала на втором такте преобразования, когда «интеграл» входного сигнала пре-

образуется в цифровой код. Применение же параллельных и противофазно работающих АЦП, когда один канал интегрирует величину входного сигнала, а второй при этом преобразует предыдущий «интеграл» в цифру, влечет за собой значительное усложнение схемы АЦП и требует ее прецизионной настройки.

Число-импульсные интегрирующие АЦП [3, 4], несмотря на то что лишены базового недостатка АЦП с двухтактным интегрированием, связанного с потерями данных о входном сигнале, требуют высокоточных преобразователей «напряжение (ток) – частота» (ПНЧ), так как за тактовый интервал счета здесь происходит суммирование погрешности всех периодов выходных импульсов ПНЧ, приходящихся на тактовый интервал АЦП. В результате суммарная ошибка АЦП даже при

Преобразовательная техника

высокоточном ПНЧ может оказаться недопустимо большой.

Если анализировать первопричину отмеченных недостатков АЦП, то она очевидна – существующие АЦП зачастую относятся к классу разомкнутых систем регулирования, где достижение высокой точности и помехоустойчивости является достаточно сложной задачей. Кроме того, большинство известных АЦП являются тактируемыми системами, где время преобразования задается дополнительным тактовым генератором, а определяется наиболее инерционным звеном в схеме АЦП.

Ниже рассматривается новый принцип построения замкнутого интегрирующего АЦП с бестактовым поразрядным уравниванием и встроенным в его замкнутый контур цифроаналоговым преобразователем (ЦАП). В дальнейшем

обозначим данный преобразователь как АЦП – ЦАП.

В состав АЦП – ЦАП (рис. 1), прародителем которого являются многозонные интегрирующие развертывающие преобразователи [5, 6], входят сумматоры $\Sigma_{ВХ}$, $\Sigma_{2^{n-1}} \dots \Sigma_{2^0}$ и $\Sigma_{ВЫХ}$, интегратор И с передаточной функцией $W(p) = 1/Tr$, где T – постоянная времени интегрирования, релейные элементы РЭ1 ... РЭn, пропорциональные звенья П1 ... Пn, ключи Кл.1 ... Кл.n, устройство вычитания кодов УВК и источник заранее заданного фиксированного кода ИК. При рассмотрении работы АЦП – ЦАП ограничимся четырьмя разрядами «n» двоичного кода.

Звенья $\Sigma_{ВХ}$, $\Sigma_{2^{n-1}}$, ..., Σ_{2^0} , И, РЭ1 ... РЭn, УВК и ИК в совокупности образуют АЦП. Функции ЦАП выполняют пропорциональные звенья П1 ... Пn и $\Sigma_{ВЫХ}$.

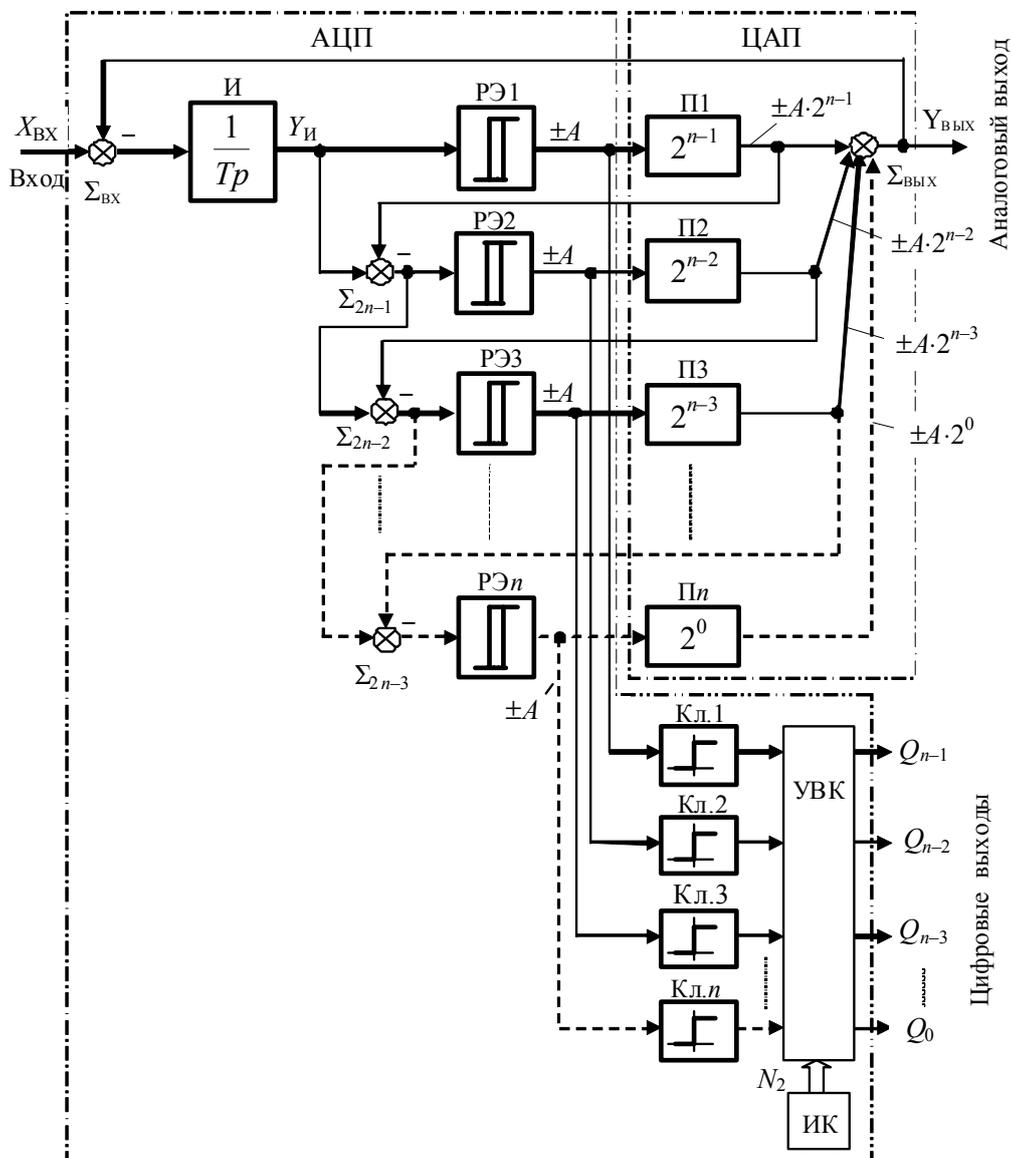


Рис. 1. Структурная схема замкнутого интегрирующего АЦП – ЦАП с бестактовым поразрядным уравниванием

Сумматоры $\Sigma_{ВХ}$, $\Sigma_{2^{n-1}} \dots \Sigma_{2^{n-3}}$ имеют единичный коэффициент передачи по каждому из входов и производят вычитание входных сигналов. Релейные элементы РЭ1 ... РЭn в общем случае имеют симметричную относительно «нуля» петлю гистерезиса, а их выходной сигнал меняется дискретно в пределах $\pm A$.

Ключи Кл.1 ... Кл.n преобразуют биполярные выходные импульсы релейных элементов РЭ1 ... РЭn в однополярные для последующего согласования выходов релейных элементов РЭ1 ... РЭn с цифровыми входами УВК. Каждый из ключей Кл.1 ... Кл.n имеет нулевое значение порогов включения / выключения и неинвертирующую характеристику «вход-выход».

Пропорциональные звенья П1 ... Пn реализованы с коэффициентами передачи, которые изменяются в соответствии с весом разряда преобразуемого кода в общем случае с произвольным основанием, но чаще, как принято здесь, с двоичным

кодом, пропорциональным $2^{n-1}, 2^{n-2}, \dots, 2^0$. Наибольший коэффициент пропорционального звена 2^{n-1} соответствует весу старшего разряда двоичного кода, а наименьший 2^0 – весу младшего разряда.

УВК производит операцию поразрядного вычитания из кода N_1 , формируемого на выходе ключей Кл.1 ... Кл.n, кода N_2 , задаваемого ИК, и может выполняться как на основе стандартных микросхем, так и на базе программируемых контроллеров.

На временных диаграммах сигналов преобразователя (рис. 2–5) и далее в тексте приняты следующие обозначения: $X_{ВХ}$ – входной сигнал; $Y_{И}$ – выходной сигнал интегратора И; $Y_{ВЫХ}$ – выходной сигнал $\Sigma_{ВЫХ}$; $\pm A \cdot 2^{n-1}, \pm A \cdot 2^{n-2}, \pm A \cdot 2^{n-3}, \dots, \pm A \cdot 2^0$ – максимальные уровни сигналов на выходе пропорциональных звеньев П1 ... Пn соответственно; $\pm b$ – пороги переключения РЭ1 ... РЭn; $\pm A$ – амплитуда выходных импульсов релейных элементов РЭ1 ... РЭn; $Q_{n-1}, Q_{n-2}, Q_{n-3}, \dots, Q_0$ – разряды циф-

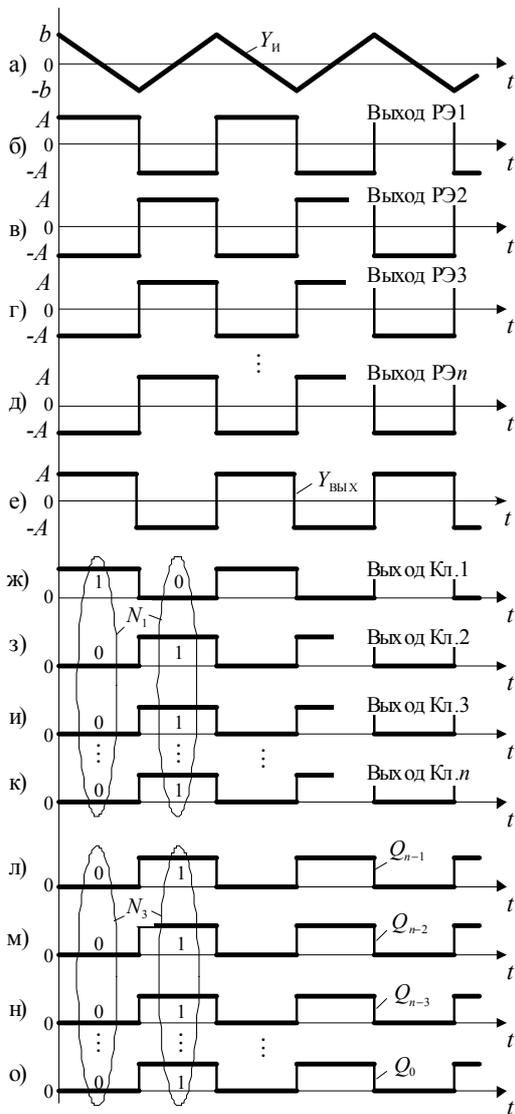


Рис. 2. Временные диаграммы сигналов интегрирующего АЦП – ЦАП при $k = m = 0$

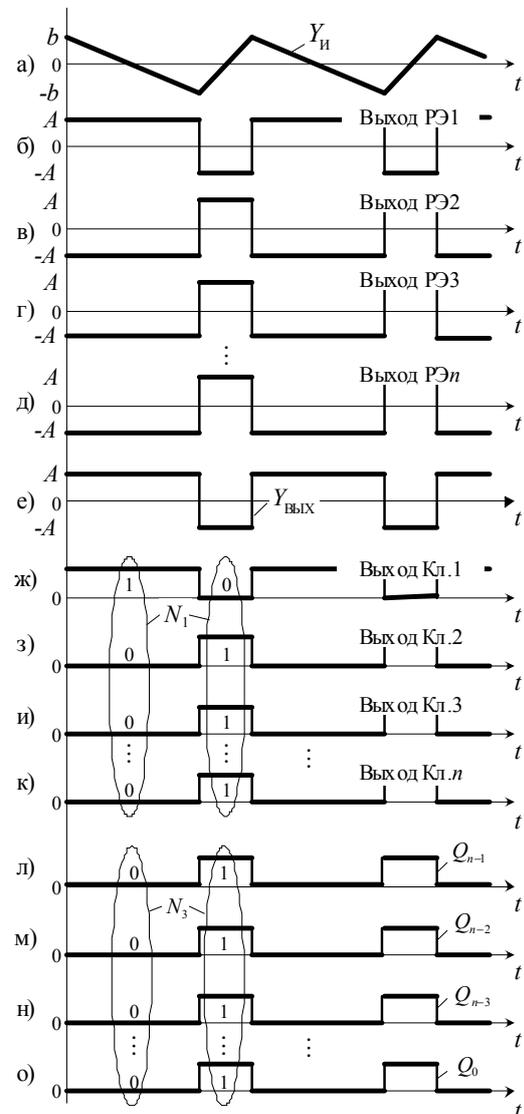


Рис. 3. Временные диаграммы сигналов интегрирующего АЦП – ЦАП при $k = 0$ и $-1, 0 < m < 1, 0$

Преобразовательная техника

рового кода на выходе ЦАП; N_1 – цифровой код на выходе ключей Кл.1 ... Кл. n ; N_2 – цифровой код, задаваемый ИК; N_3 – цифровой код на выходе АЦП.

Для АЦП – ЦАП входной сигнал можно представить в виде выражения $X_{ВХ} = \pm \Delta(k + 0,5m)$, где $\Delta = 2A_{\max}/N_{\max} = 2A$ – вес единицы младшего разряда преобразуемого кода в аналоговой форме;

$$N_{\max} = \sum_{i=0}^{i=n-1} 2^i = 2^n - 1 \text{ – максимальное значение}$$

двоичного цифрового кода в десятичной системе счисления, формируемого на выходе ключей преобразователя Кл.1 ... Кл. n ; $A = A_{\max}/N_{\max}$ – амплитуда импульсов на выходе релейных элементов РЭ1 ... РЭ n ; A_{\max} – максимальная амплитуда сигнала на выходе ЦАП; $k = 0, 1, 2, \dots, (N_{\max} - 1)/2$

– целые числа, соответствующие десятичным числам преобразуемого кода; m – коэффициент, учитывающий изменение входного сигнала на интервале Δ ($-1,0 \leq m \leq 1,0$).

Рассмотрим работу устройства при наличии гистерезиса у релейных элементов РЭ1 ... РЭ n и для входного сигнала $X_{ВХ} = 0$, когда числа $k = 0$ и $m = 0$ (рис. 2).

Будем считать, что релейный элемент РЭ1, формирующий старший разряд преобразуемого кода, находится в «положительном» состоянии (рис. 2, б). Тогда амплитуда на выходе пропорционального звена П1 равна $A \cdot 2^{n-1}$. Для выполнения равенства $X_{ВХ} = Y_{ВЫХ}$ все остальные РЭ2 ... РЭ n в системе вынуждены переключиться в «отрицательное» положение (рис. 2 в – д), когда суммарный сигнал на выходе $\Sigma_{ВЫХ}$ равен

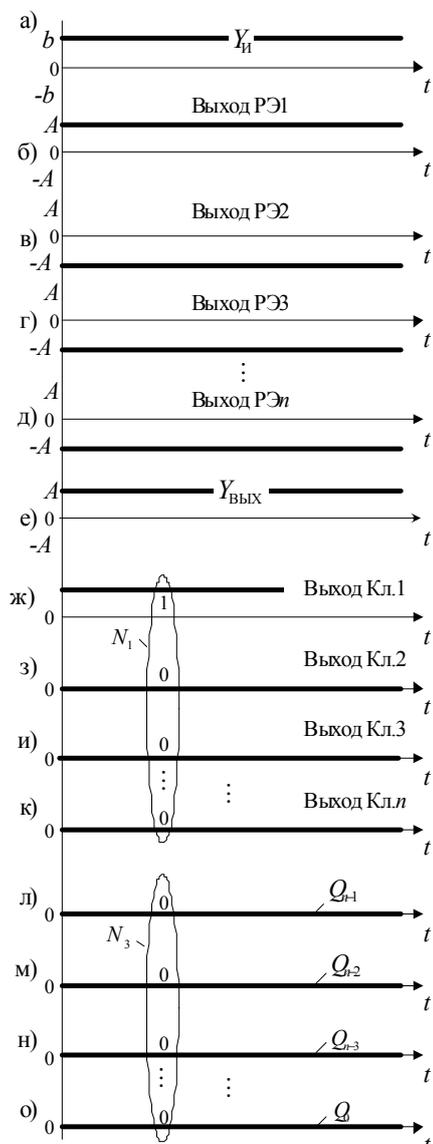


Рис. 4. Временные диаграммы сигналов интегрирующего АЦП – ЦАП при $k = 0$ и $m = 1,0$

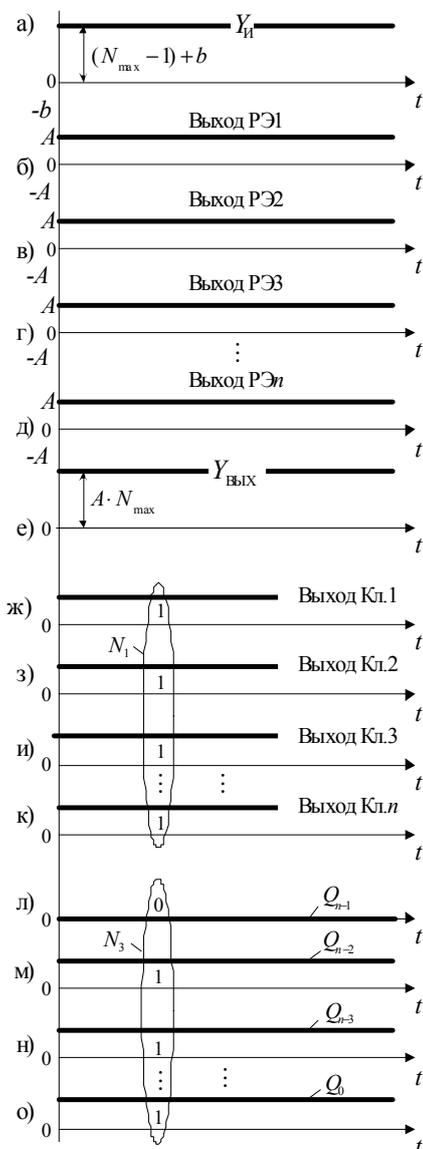


Рис. 5. Временные диаграммы сигналов интегрирующего АЦП – ЦАП при $k = (N_{\max} - 1)/2$ и $m = 1,0$

$$Y_{\text{ВЫХ}} = A(2^{n-1} - 2^{n-2} - 2^{n-3} - \dots - 2^0) = A \quad (\text{рис. 2, е}).$$

Условие равенства $X_{\text{ВХ}} = Y_{\text{ВЫХ}}$ является невыполнимым для случая $X_{\text{ВХ}} = 0$, поэтому сигнал $Y_{\text{И}}$ на выходе интегратор И начинает линейно спадать под действием напряжения $-A$ с выхода $\Sigma_{\text{ВХ}}$ (рис. 2, а) и при достижении равенства $Y_{\text{И}}(t) = -b$ первый РЭ1 переключается в «отрицательное» состояние (рис. 2, б), а РЭ2 ... РЭ n – в «положительное» (рис. 2, в – д). В результате суммарный сигнал на выходе $\Sigma_{\text{ВЫХ}}$ соответствует значению $Y_{\text{ВЫХ}} = A(-2^{n-1} + 2^{n-2} + 2^{n-3} - \dots + 2^0) = -A$.

Таким образом, при $X_{\text{ВХ}} = 0$ интегрирующий преобразователь постоянно находится в режиме переключения всех релейных элементов с частотой несущих колебаний $f_0 = 1/(4\bar{b}T)$, где $\bar{b} = |b/A|$ – нормированное значение порогов переключения РЭ1 ... РЭ n ; T – постоянная времени интегрирования интегратора. Величину порогов переключения РЭ1 ... РЭ n следует выбирать из условия $|b| < |A|$.

Положительному уровню сигнала на выходе РЭ1 ... РЭ n соответствует сигнал логической «1» на выходе ключей Кл.1 ... Кл. n , а отрицательному уровню – сигнал логического «0» (рис. 2, б – д, ж – к). В результате при $X_{\text{ВХ}} = 0$ на выходе ключей Кл.1 ... Кл. n формируются два значения двоичного кода N_1 (рис. 2, ж – к), которые равны: $(N_{\text{max}} + 1)/2$ и $(N_{\text{max}} - 1)/2$.

УВК производит операцию поразрядного вычитания из кода N_1 , формируемого на выходе ключей Кл.1 ... Кл. n , кода N_2 с выхода ИК так, чтобы цифровой код на выходе преобразователя $N_3 = N_1 - N_2$ равнялся нулю. Примем значение кода $N_2 = (N_{\text{max}} + 1)/2$, тогда при $X_{\text{ВХ}} = 0$ выходной код преобразователя N_3 в десятичной форме будет равен нулю или минус единице (рис. 2, л – о). В результате на выходе АЦП формируется статическая ошибка, равная единице младшего разряда преобразуемого кода N_3 . При большом количестве разрядов интегрирующего преобразователя АЦП – ЦАП ($n \geq 8$) данная ошибка практически не оказывает заметного влияния на точность его работы и ею можно пренебречь.

При других значениях $k \neq 0$ и $m = 0$ преобразователь работает аналогично случаю с числами $k = 0$ и $m = 0$. При этом в системе обязательно находится в режиме переключения с несущей частотой $f_0 = 1/(4\bar{b}T)$ хотя бы один из релейных элементов РЭ1 ... РЭ n .

Рассмотрим работу преобразователя при других значениях m , отличных от нуля и изменяющихся в диапазоне $-1,0 < m < 1,0$, и $k = 0$, когда $X_{\text{ВХ}} = \pm A m$. Для данных значений устройство переходит в режим частотно-широко-импульсной модуляции (ЧШИМ), при котором частота пере-

ключения РЭ1 ... РЭ n уменьшается в соответствии с выражением $f = f_0 \cdot (1 - m^2)$ (рис. 3, б – д). Состояние кодов N_1 и N_3 на выходе ключей Кл.1 ... Кл. n и выходе преобразователя соответственно (рис. 3, ж – о) сохраняется таким же, как и для случая $k = 0$ и $m = 0$ (рис. 2, ж – о).

При $m = 1$ и любых других целых значениях k частота переключения РЭ1 ... РЭ n становится равной нулю и в АЦП возникает установившийся процесс, когда $X_{\text{ВХ}} = Y_{\text{ВЫХ}}$. Например, при $X_{\text{ВХ}} = A$ ($k = 0$) релейный элемент РЭ1 переключается в «положительное» состояние (рис. 4, б), а РЭ2 ... РЭ n – в «отрицательное» положение (рис. 4, в – д). В результате суммарный сигнал на выходе ЦАП $Y_{\text{ВЫХ}} = A(2^{n-1} - 2^{n-2} - 2^{n-3} - \dots - 2^0) = A$ (рис. 4, е) уравнивается входным воздействием $X_{\text{ВХ}} = A$. Напряжение на выходе интегратора И достигает установившегося значения $Y_{\text{И}}(t) = b$ (рис. 4, а) так, чтобы постоянно удерживать РЭ1 в «положительном» состоянии (рис. 4, б). Цифровой код N_1 на выходе ключей Кл.1...Кл. n равен значению $(N_{\text{max}} + 1)/2$ (рис. 4, ж – к), а код на выходе преобразователя $N_3 = 0$ (рис. 4, л – о).

Аналогичным образом АЦП – ЦАП работает при других значениях k и $m = 1$. Например, максимально возможному значению $k = (N_{\text{max}} - 1)/2$ будет соответствовать максимальный уровень входного сигнала $X_{\text{ВХ}} = \pm \Delta \left(\frac{N_{\text{max}} - 1}{2} + \frac{1}{2} \right) = \pm A N_{\text{max}}$.

Пусть $X_{\text{ВХ}} = A N_{\text{max}}$, тогда РЭ1 ... РЭ n переключаются в «положительное» состояние (рис. 5, б – д).

В результате суммарный сигнал на выходе $\Sigma_{\text{ВЫХ}}$, равный $Y_{\text{ВЫХ}} = A(2^{n-1} + 2^{n-2} + 2^{n-3} + \dots + 2^0) = A N_{\text{max}}$ (рис. 5, е), уравнивается входным воздействием $X_{\text{ВХ}} = A N_{\text{max}}$. Напряжение на выходе интегратора И достигает установившегося значения $Y_{\text{И}}(t) = (N_{\text{max}} - 1) + b$ (рис. 5, а) так, чтобы постоянно удерживать РЭ1 ... РЭ n в «положительном» состоянии (рис. 5, б–д). Все ключи Кл.1 ... Кл. n находятся в состоянии логической «1» (рис. 5, ж – к), что соответствует максимальному значению кода $N_1 = N_{\text{max}}$. При вычитании из кода N_1 кода $N_2 = (N_{\text{max}} + 1)/2$ на выходе преобразователя получаем код $N_3 = (N_{\text{max}} - 1)/2$ (рис. 5, л – о).

При $X_{\text{ВХ}} = -A N_{\text{max}}$ наоборот все РЭ1 ... РЭ n переключаются в «отрицательное» состояние, когда напряжение на выходе $\Sigma_{\text{ВЫХ}}$ изменяет знак и становится равным $Y_{\text{ВЫХ}} = -A(2^{n-1} + 2^{n-2} + 2^{n-3} + \dots + 2^0) = -A N_{\text{max}}$. Тогда все ключи Кл.1 ... Кл. n находятся в состоянии логического «0», что соответствует минимальному коду $N_1 = 0$.

Преобразовательная техника

При вычитании из кода N_1 кода $N_2 = (N_{\max} + 1)/2$ получаем выходной код $N_3 = -(N_{\max} + 1)/2$.

Амплитудная $N_3 = F(\bar{X}_{\text{ВХ}})$ и модуляционная $\bar{f} = F(\bar{X}_{\text{ВХ}})$ характеристики АЦП – ЦАП в относительных единицах приведены на рис. 6, а, б соответственно. Здесь $\bar{X}_{\text{ВХ}} = |X_{\text{ВХ}}/A_{\max}|$ – нормированное значение входного сигнала, отнесенного к максимальной амплитуде на выходе преобразователя $A_{\max} = |A| \cdot N_{\max}$; $\bar{f} = f/f_0$ – нормированное значение частоты выходных импульсов РЭ1 ... РЭn, отнесенной к несущей частоте $f_0 = 1/(4\bar{b}T)$ при нулевом значении сигнала на входе АЦП.

Рассмотренный интегрирующий АЦП – ЦАП является замкнутой системой, поэтому в установившемся режиме работы уровень сигнала на входе $X_{\text{ВХ}}$ АЦП преобразователя должен быть всегда уравновешен выходным напряжением $Y_{\text{ВЫХ}}$ ЦАП. Это возможно только при соответствующем (нужном) коде, формируемым преобразователем. Когда разрядность ЦАП не обеспечивает нужную точность (дискретность) преобразования между уровнями, то между ними начинается режим частотно-широотно-импульсной модуляции (режим состязаний).

Однако усредненная интегральная точность

всегда обеспечивается из-за наличия интегратора в прямом канале регулирования. В результате амплитудная характеристика (рис. 6, а) будет всегда линейной, а на появляющуюся частотно-широотно-импульсную модуляцию между дискретами указывает модуляционная характеристика на рис. 6, б.

Если говорить об известных АЦП, то в них всегда вводилось понятие «тактируемость», которая определяла жесткий порядок работы и иерархию элементов АЦП за цикл преобразования. При этом величина этого «такта» всегда диктовалась наиболее инерционным узлом схемы АЦП («слабым звеном»), который навязывал время этого такта преобразования остальным, в том числе и быстродействующим элементам всего устройства. Этот недостаток характерен для всех импульсных (т. е. тактируемых) систем автоматического управления.

Экспериментальная проверка теоретических положений была проведена на схеме четырехразрядного преобразователя, показанного на рис. 7 (без УВК). Там же указано функциональное назначение элементов принципиальной схемы. Интегратор выполнен на операционном усилителе (ОУ) А1. Сумматоры А4, А5, А8, А11 и инверторы А2, А7, А10 реализованы по традиционным схемам пропорциональных усилителей. Функции релейных элементов выполняют ОУ А3, А6, А9, А12 с положительной обратной связью по напряжению,

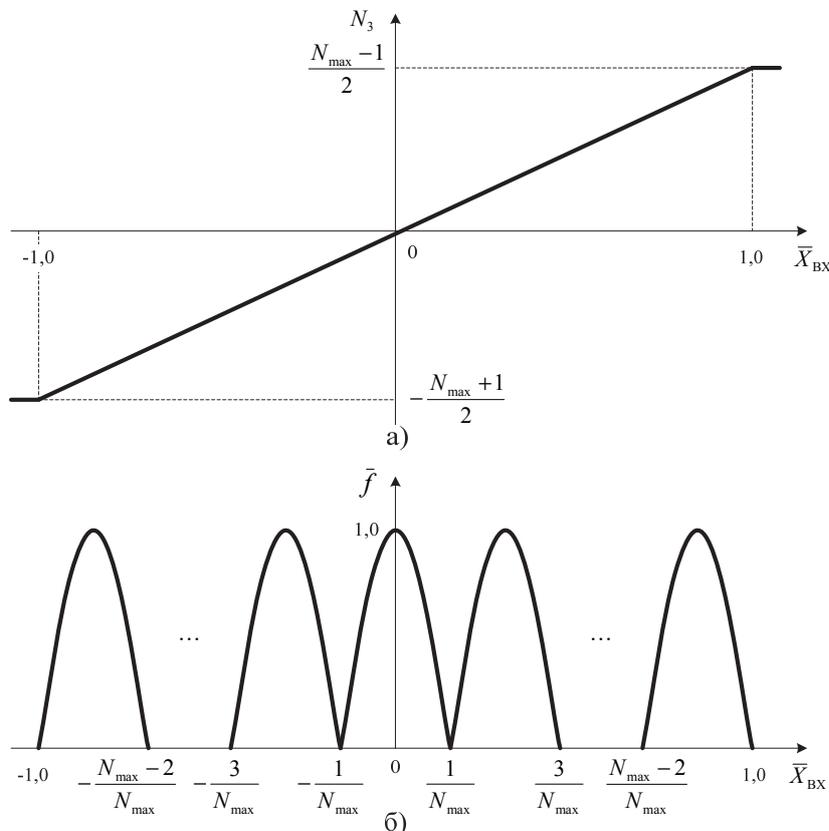


Рис. 6. Амплитудная (а) и модуляционная (б) характеристики интегрирующего АЦП – ЦАП с бестактовым поразрядным уравновешиванием

обеспечивающей неинвертирующую петлю гистерезиса и симметричные относительно «нуля» пороги переключения.

Осциллограммы на рис. 8, а соответствуют случаю нулевого значения входного сигнала. При гармоническом входном воздействии (рис. 8, б) выходной сигнал ЦАП имеет форму ступенчато-аппроксимированной синусоиды. Искажения формы «ступенек» и «дребезг» фронтов вызваны свойствами цифрового осциллографа.

Статическая температурная и временная погрешность АЦП – ЦАП соответствует паспортным данным операционных усилителей, работающих в

режиме интегратора АЦП и выходного сумматора ЦАП.

На рис. 9 приведены экспериментальные логарифмические частотные характеристики АЦП – ЦАП, которые показали, что полоса равномерного пропускания частот зависит только от постоянной времени T интегратора И.

В тех случаях, когда приоритетным фактором является быстродействие целесообразно использовать разомкнутую структуру АЦП – ЦАП, фрагмент которой приведен на рис. 10, а. Здесь интегратор заменен буферным усилителем Ус. Там же на рис. 10, б, в приведены временные диаграммы

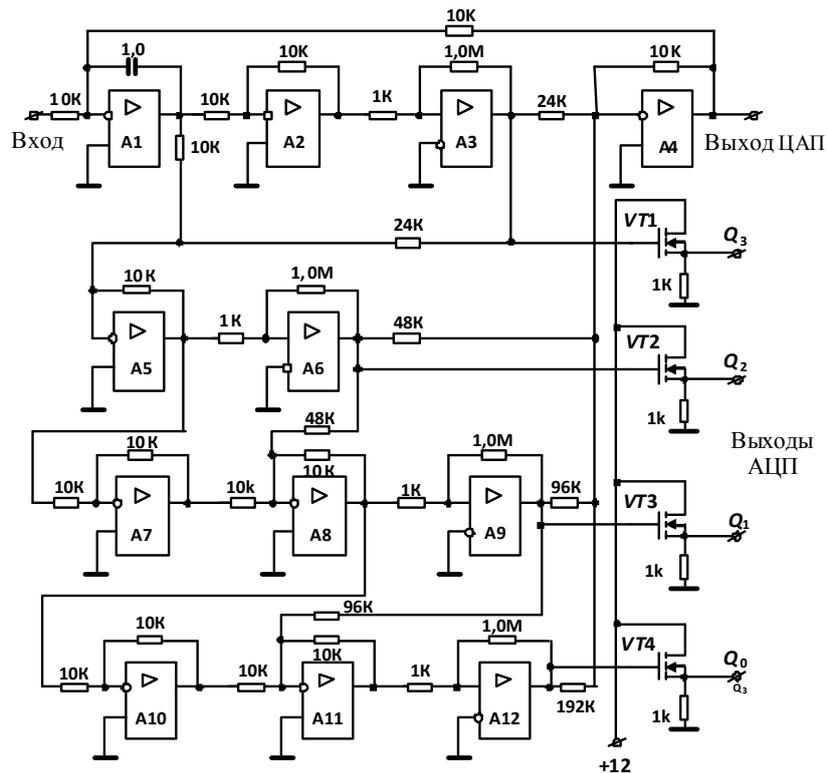
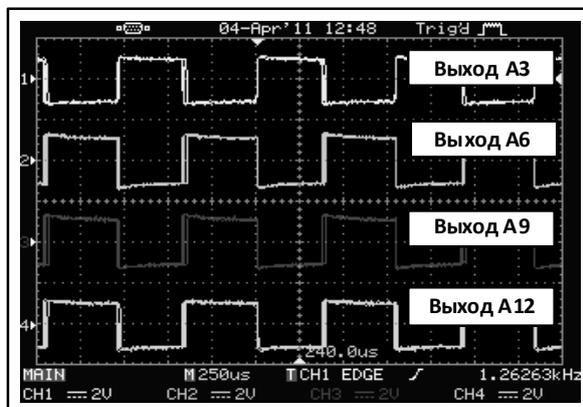
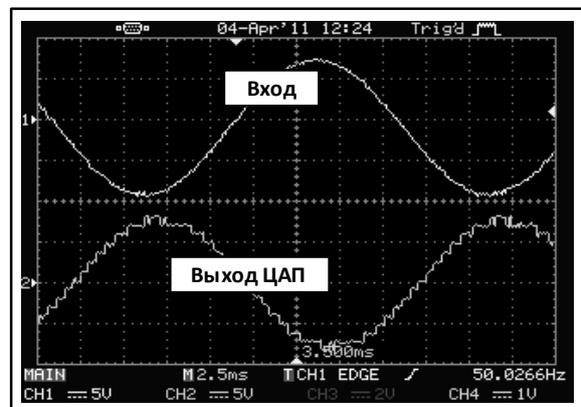


Рис. 7. Фрагмент принципиальной электрической схемы четырехразрядного интегрирующего АЦП – ЦАП с бестактовым поразрядным уравниванием (A1 – интегратор; A4, A5, A8, A11 – сумматоры; A2, A7, A10 – инверторы; A3, A6, A9, A12 – релейные элементы; VT1 – VT4 – ключи IRFD014; (A1 ... A12 – LM6171))



а)



б)

Рис. 8. Осциллограммы сигналов четырехразрядного интегрирующего АЦП – ЦАП с бестактовым поразрядным уравниванием

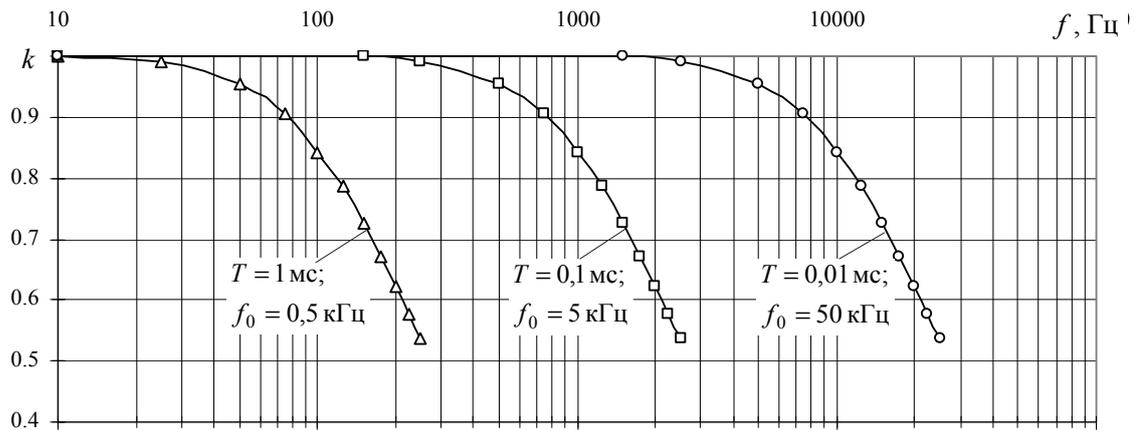


Рис. 9. Логарифмические амплитудно-частотные характеристики интегрирующего АЦП – ЦАП с бестактовым поразрядным уравниванием

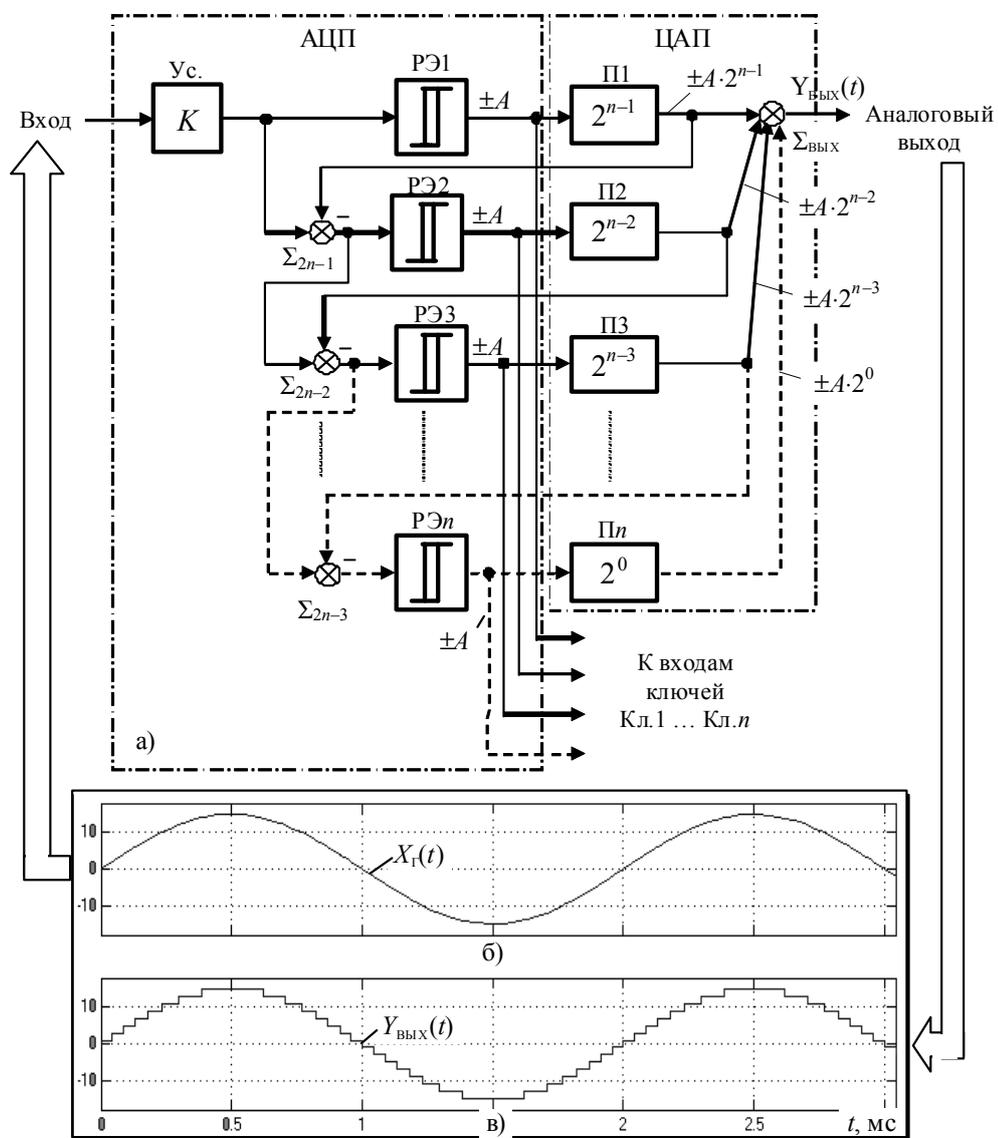


Рис. 10. Фрагмент структурной схемы скоростного АЦП – ЦАП с бестактовым поразрядным уравниванием (а) и временные диаграммы его сигналов (б, в) при частоте входного гармонического воздействия 500 Гц

сигналов «вход- выход» при гармоническом входном воздействии для $n = 4$, полученные в результате моделирования АЦП – ЦАП в среде *MatLab* + *Simulink*.

Моделирование проводилось при следующих параметрах: максимальная амплитуда на выходе ЦАП $A_{\max} = 15$ В, вес единицы младшего разряда преобразуемого кода в аналоговой форме $\Delta = 2A_{\max}/(2^n - 1) = 2$ В, амплитуда импульсов на выходе релейных элементов РЭ1 ... РЭ4 $A = A_{\max}/(2^n - 1) = 1$ В, нормированные значения порогов переключения релейных элементов РЭ1 ... РЭ4 $\bar{b} = |b/A| = 0,05$.

В данном случае полоса пропускания АЦП – ЦАП ограничивается лишь динамическими возможностями входящих в него элементов.

Выводы

1. Рассмотренный АЦП – ЦАП относится к классу бестактовых замкнутых интегрирующих систем, обеспечивающих повышенную точность, быстродействие, надежность и помехоустойчивость процесса преобразования входного сигнала.

2. Применение интегратора позволяет обеспечить высокую помехоустойчивость, надежность устройства, а бестактовое поразрядное управление – высокое быстродействие по сравнению с интегрирующими АЦП.

3. Температурная и временная стабильность характеристик АЦП – ЦАП всецело определяется дрейфовыми параметрами операционных усилителей интегратора АЦП и выходного сумматора ЦАП. Полоса пропускания АЦП – ЦАП зависит только от постоянной времени канала интегрирования.

4. Значительное расширение полосы пропускания АЦП – ЦАП возможно в его разомкнутой структуре при отсутствии канала интегрирования.

Здесь быстродействие будет зависеть только от динамических возможностей элементной базы АЦП – ЦАП. Однако при этом существенно снизится помехоустойчивость устройства.

5. Несмотря на целый ряд существенных преимуществ рассмотренного метода АЦП – ЦАП, необходимо отдавать себе отчет в том, что его дальнейшая судьба во многом будет определяться позицией фирм-производителей интегральных микросхем и их заинтересованностью в расширении устоявшейся номенклатуры своих изделий.

Литература

1. Прянишников, В.А. *Интегрирующие цифровые вольтметры постоянного тока* / В.А. Прянишников. – Л.: Энергия, 1976. – 315 с.

2. Мартяшин, А.И. *Преобразователи электрических параметров для систем контроля и измерения* / А.И. Мартяшин, Э.К. Шахов, В.М. Шляндин. – М.: Энергия, 1976. – 390 с.

3. Волович, Г.И. *Схемотехника аналоговых и аналогово-цифровых электронных устройств* / Г.И. Волович. – М.: Издательский дом «Додэка-XXI», 2005. – 459 с.

4. Грушицкий, Р.И. *Аналого-цифровые периферийные устройства микропроцессорных систем* / Р.И. Грушицкий, А.Х. Мураев, В.Б. Смолов. – Л.: Энергоатомиздат, 1989. – 160 с.

5. Терещина, О.Г. *Электроприводы с параллельными каналами регулирования на основе многозонных интегрирующих развертывающих преобразователей: дис. ... канд. техн. наук* / О.Г. Терещина. – Челябинск: ЮУрГУ, 2007. – 235 с.

6. Брылина, О.Г., Цытович Л.И. *Многозонные развертывающие преобразователи для систем управления электроприводами: монография* / О.Г. Брылина, Л.И. Цытович. – Челябинск: Издат. центр ЮУрГУ, 2010. – 232 с.

Поступила в редакцию 06.09.2012 г.

Лохов Сергей Прокопьевич – доктор технических наук, профессор кафедры «Электропривод и автоматика промышленных установок», Южно-Уральский государственный университет, г. Челябинск. Область научных интересов – элементы и устройства информационной и силовой электроники, моделирование сложных систем управления технологическими процессами. Контактный телефон: 8-(351) 267-93-21, e-mail: lohov1945@mail.ru.

Lokhov Sergey Prokopevich – Doctor of Science (Engineering), professor of “Electric drive and Production Units automation” Department of South Ural State University, Chelyabinsk. Research interests: elements and devices of information and power electronics, modeling of complicated control systems of technological processes. Contact phone number: 8-(351) 267-93-85, e-mail: lohov1945@mail.ru.

Цытович Леонид Игнатьевич – доктор технических наук, профессор, зав. кафедрой «Электропривод и автоматизация промышленных установок», Южно-Уральский государственный университет, г. Челябинск. Область научных интересов – информационно-измерительные устройства и комплексы систем управления технологическими процессами. Контактный телефон: 8 (351) 267-93-85, e-mail: tsi@susu.ac.ru.

Tsitovich Leonid Ignatevich – Doctor of Science (Engineering), professor, head of “Electric drive and Production Units automation” Department of South Ural State University, Chelyabinsk. Research interests: information and measuring devices, complexes of control systems. Contact phone number:

Преобразовательная техника

Дудкин Максим Михайлович – кандидат технических наук, доцент кафедры «Электропривод и автоматизация промышленных установок», Южно-Уральский государственный университет, г. Челябинск. Область научных интересов – элементы и устройства систем управления силовыми вентильными преобразователями. Контактный телефон: 8-(351) 267-93-21. E-mail: dudkinmax@mail.ru.

Dudkin Maksim Mikhaylovich – Candidate of Science (Engineering), Associate Professor of “Electric drive and Production Units automation” Department of South Ural State University, Chelyabinsk. Research interests: elements and devices of power converters control systems. Contact phone number: 8-(351) 267-93-21. E-mail: dudkinmax@mail.ru.

Брылина Олеся Геннадьевна – кандидат технических наук, доцент кафедры «Электропривод и автоматизация промышленных установок», Южно-Уральский государственный университет, г. Челябинск. Область научных интересов – элементы аналоговой и цифровой электроники. Контактный телефон: 8-(351) 267-93-21, e-mail: teolge@mail.ru.

Brylina Olesya Gennadevna – Candidate of Science (Engineering), Associate Professor of “Electric Drive and Production Units Automation” Department of South Ural State University, Chelyabinsk. Research interests: elements of analogous and digital electronics. Contact phone number: 8-(351) 267-93-21. E-mail: teolge@mail.ru.

Рахматулин Раис Мухибович – старший научный сотрудник кафедры «Электропривод и автоматизация промышленных установок», Южно-Уральский государственный университет, г. Челябинск. Контактный телефон: 8-(351) 267-93-21.

Rakhmatulin Rais Mukhibovich – Senior Research Assistant of “Electric Drive and Production Units Automation” Department of South Ural State University, Chelyabinsk. Contact phone number: 8-(351) 267-93-85.